Crack-Assisted Layer Transfer for Cost-Effective Solar Energy Conversion Devices

Soo Min Kim¹, Junhee Kim¹, Hee-eun Song², Yonghwan Lee^{1†}, Jihun Oh³

¹Convergence Materials Research Center, Gumi Electronic and Information Technology Research Institute (GERI), Gumi 39171, Republic of Korea

²Photovoltaic Laboratory, Korea Institute of Energy Research (KIER), Daejeon 34129, Republic of Korea

³Department of Materials Science and Engineering, Korea Advanced Institute of Science and Technology (KAIST), Daejeon 34141, Republic of Korea

저비용 태양 에너지 전환 소자를 위한 균열 기반 박막 분리 기술

김수민¹, 김준희¹, 송희은², 이용환^{1†}, 오지훈³

¹구미전자정보기술원 융복합소재연구센터

²한국에너지기술연구원 태양광연구실

³한국과학기술원 신소재공학과

(Received November 16 2020; Revised December 11 2020; Accepted December 15 2020)

Abstracts

Recently, there has been an increasing demand for environmentally friendly renewable energy as an alternative to fossil fuels. Among the renewable energy sources, electrical/chemical energy converted by solar energy is considered a realistic alternative. However, it has been difficult to spread the solar energy conversion systems due to its high-cost compare to the conventional fossil fuel based energy system. In the photovoltaic module system, the crystalline silicon substrate used as solar light-absorbing materials is accounted for ~40% of the total manufacture cost, therefore the cost-reduction of the light-absorbing materials is one of the main research topics. In this review, we introduce a crack-assisted layer transfer technology for a cost-effective silicon substrate which enables demonstration of sub 50 μm -thick silicon without material loss in the process. The crack-assisted layer transfer approach does not require expensive processing equipment and enables the production of multiple thin films from the same donor substrate. This article also presents cost-effective and efficient solar energy conversion devices such as solar cells and photoelectrochemical cells using the ultra-thin silicon

Keywords: *controlled cracking; fracture; layer transfer technology; solar cell; photoelectrochemical cell*

[†]Corresponding Author: Yonghwan Lee
E-mail: yhlee@geri.re.kr

1. 서론

최근 화석 연료의 고갈 및 기후 변화 문제를 해결할 방법으로 친환경 신재생 에너지에 대한 연구가 급증하고 있다. 여러 가지 신재생 에너지 자원 중, 태양 에너지를 전기 및 화학적 에너지로 전환하여 사용하는 방법이 현실적인 대안 중 하나로 기대되고 있다. 하지만 태양 에너지 변환 시스템의 비용이 기존 화석 연료 기반 에너지 시스템에 비해 고가이므로, 태양 에너지 변환 시스템의 설치 및 발전에 어려움을 겪고 있다.

태양 에너지를 전기로 전환하는 태양광 모듈 시스템의 경우 제작 비용 중 약 40%가 광흡수층으로 사용하는 실리콘 기판이 차지한다.¹⁾ 따라서, 태양광 모듈 시스템의 비용 감소를 위해서는 실리콘 기판 가격 감소가 주요하다고 볼 수 있다. 실리콘 기판이 가격이 높은 이유는,

결정질 실리콘 잉곳에서 웨이퍼 (wafer) 형태로 자르는 웨이퍼링 공정 기술에서 발생하는 재료 손실 및 충분히 얇은 두께의 웨이퍼 제작이 어렵기 때문이다. Fig. 1은 현재 태양광 산업에서 사용하고 있는 실리콘 웨이퍼링 기술인 다중 와이어 쏘잉 (multi-wire sawing) 기술을 보여 주고 있다. 다중 와이어 쏘잉 기술은 원통 모양의 결정질 실리콘 잉곳을 웨이퍼 형태로 만들기 위해서, 진동하는 다중 와이어가 실리콘 잉곳을 절삭 하면서 통과하게 된다. 이때, 와이어 두께만큼의 재료 손실이 발생하며 이를 kerf-loss라고 한다. Kerf-loss는 180 μm 두께의 실리콘 웨이퍼를 제작 할 때 대략 40%가 발생한다. 다중 와이어 쏘잉 기술의 또 다른 한계점은 100 μm 이하 두께의 실리콘 웨이퍼를 제작하기 어려우며, 이보다 얇은 두께의 실리콘 웨이퍼 제조 시, 수율이 급격히 감소하는 문제가 발생한다.

최근에는 기존의 다중 와이어 쏘잉 기반의 웨이퍼링 기술의 단점을 해결하면서, 최종적으로는 50 μm 두께 이하의 실리콘 웨이퍼를 kerf-loss 없이 제작하는 저 비용의 실리콘 기판 생산 기술에 대한 연구가 광범위하게 진행되었다. 이러한 연구 중에 하나로, 의도적으로 반도체 기판에 균열 발생 및 진전을 통해 반도체 박막을 박리시키는 균열 기반 박리 기술이 개발되었다. 이러한 균열 기반 박리 기술은, 기존 웨이퍼링 기술의 한계점인 kerf-loss가 발생하지 않으며, 100 μm 이하 두께를 가지는 결정질 반도체 웨이퍼를 손쉽게 제작 가능하다. 뿐만 아니라, 균열 기반 박리 기술로 제작되는 반도체 기판을 기반으로 한 태양 에너지 변환 소자는 유연하면서 가벼운 특성이 있어 기존의 두꺼운 태양 에너지 변환 소자보다 활용도가 매우 높다고 할 수 있겠다. 본 논문에서는, 현재 개발되고 있는 균열 기반 박리 기술 및 이를 이용한 저비용 태양 에너지 변환 소자 개발 동향을 살펴 보고자 한다.

Fig. 1. 다중 와이어 쏘잉 (multi-wire sawing) 기반 웨이퍼링 기술²⁻³⁾

2. 균열 기반 박막 분리 기술

2-1 균열 기반 박막 분리 기술 원리

재료의 균열은 인접한 원자 간의 결합이 물리적인 파

Fig. 2. 박막층의 응력에 의해 발생하는 다양한 균열 현상⁽⁵⁾

괴로 인해 끊어지면서 새로운 표면이 형성되는 현상을 말한다. 균열이 발생하기 위해서는 기계적 힘에 의해 유도된 energy release rate G 가 재료의 균열 발생을 저항하는 능력인 toughness G_c 값을 초과할 때 발생한다.⁽⁴⁾ 반도체 기판 위에 박막이 형성되어 있는 경우, 박막에서 발생한 잔류 응력으로 인해 균열 발생 조건 ($G > G_c$) 이 충족되면 그림2와 같이 surface crack, channeling, substrate damage, spalling, debonding 등 다양한 균열 패턴이 발생한다.⁽⁵⁻⁷⁾ 이때, 반도체 기판과 박막의 연성, 잔류 응력 방향 및 반도체 기판과 박막의 계면 결합 상태에 따라 각각의 균열 모드가 결정 된다. 특히, spalling 모드 균열의 경우 박막이 인장 응력을 가지고 있고, 취성 (brittle) 반도체 기판을 사용하며, 박막과 기판 사이의 결합 강도가 충분히 높을 때 발생한다.

반도체 기판의 균열 발생 현상은 기존의 반도체 제조 공정에서 피해야 하는 심각한 결함 문제로 여겨져 왔지만, 최근에는 spalling 모드 균열 현상을 응용하여 새로운 반도체 박막 분리 기술로 연구되고 있다. Spalling 모드 파괴 현상의 원동력은 반도체 기판 위에 증착된 박막이며, 이때의 응력을 발생시키는 박막층을 응력 발생층 (stressor layer) 이라 불린다. 응력 발생층으로부터 반도체 기판에 유도되는 응력은 균열 선단 근처에서 다른 두 가지 응력 성분으로 나눌 수 있다.⁽⁸⁾ 파괴 역학에서는 Fig. 3과 같이 균열 선단에서 존재하는 응력의 방향에 따라 모드 I 파괴 (opening mode) 및 모드 II 파괴 (sliding mode)로 구분된다.⁽⁸⁻¹²⁾ 균열 발생 조건은 모드 I 균열을 통해 발생하게 되는데, 위에서 논의한 바와 같이, 응력 발생층에 의해 유도된 응력이 균열 팁 근처에

Fig. 3. (a) 균열 기반 박막 분리 기술 원리 모식도⁽⁹⁾ (b) 실리콘 모기판으로부터 균열 기반 박막 분리 기술로 제작된 실리콘 박막.⁽¹⁰⁾

서 집중이 되며, 이때 G 가 반도체 모기판의 G_c 를 초과할 때 균열이 진전되게 된다. Suo 에 의해 유도된 이중층 시스템에서의 G 는 다음과 같이 간단히 표현될 수 있다.⁽⁸⁾

$$G = \sigma^2 h \quad (1)$$

이때 σ 는 응력 발생층의 응력, h 는 응력 발생층의 두께이다.

따라서, 반도체 모기판에서의 균열 진전을 유도하기 위해서는 응력 발생층의 응력이나 두께를 증가시키면 된다. Fig. 3과 같이 초기 균열 발생 위치에서 반대쪽 가장자리 위치로 균열을 진전시킴으로써 반도체 기판의 상부 표면층을 기판에서 박리 할 수 있다.

균열이 진전되는 위치는 모드 II 균열에 의해 결정된다. 응력 발생층에 의해 발생한 응력의 방향과 크기는 반도체 기판의 두께 위치에 따라 달라지는데, 이때 응력의 크기가 0이 되는 지점을 neutral axis 라고 하며 균열은 이러한 neutral axis의 궤적을 따르는 경향이 있다.⁽¹¹⁾ 이때의 neutral axis는 응력 발생층과 반도체 기판의 기계적 특성 및 두께에 의해 결정된다. Fig. 4는 Suo 가 발표한 spalling 모드 파괴의 이론적 모델을 이용하여 박리되는 반도체 두께를 계산한 결과이다.⁽⁹⁻¹⁰⁾

2-2 응력 발생층 형성 기술

응력 발생층은 spalling 모드 파괴에서, 균열 성장과 위치를 결정하는데 주요한 역할을 한다. 응력 발생층은

Fig. 4. 균열 기반 박막 분리 기술의 조건에 따른 박리되는 박막의 두께(λh)¹²⁾

spalling 공정 이후 깨지기 쉬운 반도체 박막의 원치 않는 파손을 방지하기 위한 핸들링 층으로 유용할 수 있으며, 응력 발생 층이 금속인 경우 하부 전극으로 사용하기 용이하다. 이러한 이유로 균열 기반 박리 공정에서 적절한 응력 발생층 재료를 선택하는 것이 중요하다. 응력 발생 층은 다음과 같이 (1) 높은 파괴 인성, (2) 손쉬운 응력 크기 제어, (3) 반도체 모기판과의 강한 접착력, (4) 낮은 증착 비용 조건을 필요로 한다.

니켈 (nickel, Ni)은 높은 파괴 인성 (145–222 MPa $\sqrt{m}$)을 보유하고 있으며, 스퍼터링 또는 전기도금 공정을 통해 응력 크기를 손쉽게 제어할 수 있기 때문에 응력 발생층으로 적합한 후보 물질로 사용되고 있다.¹³⁾ 예를 들어 스퍼터링 공정을 통해 증착된 니켈 박막을 증착 시, 스퍼터링 압력을 조절하여 300 – 700 MPa의 인장 응력이 존재하는 응력 발생층을 형성할 수 있다.¹⁴⁾ 또한, 진공 공정이 필요한 스퍼터링 방법에 비해, 공정 비용이 상대적으로 저렴하고 빠르게 박막을 형성할 수 있는 전기도금 방법을 사용하여 높은 생산성을 가지는 니켈 응력 발생층을 형성할 수도 있다. 전기도금을 통해 형성되는 니켈층의 응력은 불순물, 결함, grain size 등

에 의해서 결정되며, 이러한 요소들은 전기도금 공정에서 사용되는 전해질의 화학적 조성 및 동작 전류 밀도에 영향을 받는다.¹⁵⁾ 예를 들면, 낮은 동작 전류 밀도 ($<15 \text{ mA/cm}^2$)에서는 압축 응력의 니켈 박막이 형성되는 반면, 이보다 높은 동작 전류 밀도에서는 인장 응력을 가지는 니켈 박막을 형성할 수 있다.¹⁶⁾

태양전지 제작 시 사용되는 스크린 인쇄 방법을 통해 알루미늄 (aluminium, Al) 및 은 (silver, Ag) 기반의 응력 발생층 형성도 가능하다.¹⁷⁾ 스크린 인쇄 (screen printing) 방법은 기존의 태양 전지 제조 방식에서 사용되기 때문에 별도의 장비 설치 없이 사용이 가능하다. 그러나 균열 기반 박리 공정에서 필요한 높은 응력을 발생시키기 위해서는 상대적으로 고온의 열 공정이 필요하며, 고온 열 공정에서 발생하는 금속 불순물의 실리콘 반도체로의 확산 및 실리콘 계면에서 산화물 박막 형성은 단점으로 언급된다. 이뿐만 아니라, 실리콘의 brittle-to-ductile 온도 (545 °C)보다 높은 온도에서 발생하는 균열 발생은, 균열 선단에서 막대한 양의 결함을 발생시킬 수 있다.¹⁸⁾

위에서 언급한 금속 기반 응력 발생층의 단점을 피하

Fig. 5. 제어된 스폐링 공정 (controlled spalling process) 방법을 이용한 박막 분리 기술 모식도^[23]

고자, 열경화성 폴리머 (thermosetting polymer) 기반의 박막을 응력 발생층으로 사용하려는 연구도 진행되고 있다. 폴리머층은 반도체 모기판에 drop-casting이나 스핀 코팅 (spin coating) 방법으로 손쉽게 형성이 가능하며, 폴리머층과 반도체 간의 열팽창 계수 차이가 크므로 낮은 열 공정 온도에서도 균열 기반 박리 공정을 위한 높은 응력이 쉽게 발생 될 수 있다. Martini 등은 응력 발생층으로 폴리머를 사용하여 실리콘 모기판에 박리 공정을 수행하였으며, $\sim 100 \mu\text{m}$ 이하 두께의 박형 실리콘 기판 제작을 보고하였다.¹⁹⁾ 그러나 폴리머 기반 응력 발생층 두께의 낮은 균일성으로 인해, 박리된 실리콘 기판의 두께의 편차가 높은 단점은 해결해야 할 과제로 남아 있다.

2-3 균열 진전 방법

균열 기반 박리 공정을 수행하기 위해서는, 응력 발생층으로부터 유도되는 모기판의 균열 성장 조건($G > G_c$)을 만족해야 한다. 균열 기반 박막 박리 공정을 실현하는 가장 손쉬운 방법의 하나는 G 값을 증가시키기 위해 응력 발생층을 두껍게 형성하는 것이다 (식 1 참조).

또 다른 접근 방법으로는, 응력 발생층과 반도체 모기판과의 열팽창 계수가 다른 점을 이용하는 것이다. 예를 들어, 니켈과 같은 금속 응력층은 실리콘 반도체 기판보다 열팽창 계수가 높다 (Ni: 13 ppm/°C, Si: 2.6 ppm/°C).²⁰⁾ 니켈 기반 응력 발생층을 실리콘 모기판위에 형성 후 열 공정을 진행하게 되면, 니켈과 실리콘 모기판의 열팽창 계수 차이로 인해 높은 응력이 발생하고 이로 인해 실리콘 기판에 균열이 발생하게 된다. 이때, 레이저 어블레이션 (laser ablation) 방법을 이용하여 초기 균열 형성

을 통해 균열 발생 시작점 및 발생 방향을 제어할 수 있다.²¹⁾

최근에 Bedell 등은 새로운 제어된 스폐링 공정 (controlled spalling process) 방법을 보고하였다.^{14,22)} 제어된 스폐링 공정 기술은 응력 발생층을 형성한 이후, 외부에서 발생하는 기계적 외력을 통한 균열 진전 및 이를 통한 반도체 박막 분리가 가능함을 보여주었다. Fig. 5는 제어된 스폐링 공정을 개략적으로 보여 준다. 제어된 스폐링 공정을 수행하기 위해서는, 먼저 반도체 모기판에 니켈 기반의 응력 발생층을 형성한다.²³⁾ 이때 니켈 기반 응력 발생층의 두께와 응력 크기의 미세한 제어를 통해, 자발적인 스폐링 모드 파괴 영역에 진입하기 직전 조건으로 응력 발생층을 형성한다. 다음으로, 유연 접착테이프를 니켈 응력 발생층 위에 부착한 후 유연 접착테이프를 위로 당기는 방식으로 추가적인 응력을 반도체 기판에 발생시킨다. 이때 추가로 발생된 응력을 통해 반도체 모기판의 균열 진전 조건 ($G > G_c$) 이 성립되고, 이로 인해 니켈 응력 발생층 아래의 반도체 기판에 초기 균열이 발생 된다. 이후에도 지속적으로 접착테이프를 위로 당겨, 반도체 모기판 내부의 초기 균열이 반대쪽 가장자리 위치로 전파되어 결국에는 상부 반도체층을 모기판으로부터 완전히 박리시킨다. 제어된 스폐링 기술은 외부에서 발생한 기계적 응력을 통해 초기 균열 발생 위치, 균열 전파 방향 제어 및 손쉬운 균열 전파가 가능한 것을 보여 주었다. 또한 이러한 방법은 레이저 어블레이션과 같은 정교한 균열 발생 장비 없이도 박막 박리가 가능하므로 산업적으로 효율 가치가 높다고 할 수 있겠다.

2-4 다양한 반도체 기판에 적용된 균열 기반 박리 기술

다른 박막 분리 기술과 비교하여, 균열 기반 박막 분리 방법의 장점은 다양한 반도체 (예: Si, Ge, GaAs, InP, GaN) 기판에 범용적으로 적용할 수 있는 것이다. 반도체 기판의 균열 기반 박막 분리 기술 수행 시 고려해야 하는 가장 중요한 재료 특성 중 하나는 반도체 모기판의 G_c 이다. 특정 반도체 기판에 균열 기반 박막 분리 기술을 적용할 시, 반도체 모기판의 G_c 값을 고려하여 응력 발생층의 응력과 두께를 최적화시킬 필요가 있다.

실리콘 (silicon, Si) 은 태양 전지 및 전자 소자 산업에서 가장 범용적으로 사용되는 반도체 재료이다. 최근에는 균열 기반 박막 기술을 이용하여, 웨이퍼 스케일 (> 4인치) 결정질 실리콘 기반의 유연 태양 전지 및 전자 소자 제작에 대한 보고가 되고 있다. Fig. 6은 500 μ m 두께의 실리콘 모기판에서 박리된 50 μ m 미만의 두께의 매끄러운 표면을 가지는 결정질 실리콘 박막을 보여 준다.²⁴⁾ Free-standing 실리콘 박막은 기계적으로 취약하지만, 균열 진전 기반 박막 분리 공정에 의해 제작된 박막 실리콘/금속 응력 발생층 구조는 기계적으로

견고하여 외부 충격으로 인해 잘 깨지지 않는 장점이 있다. 또한 균열 기반 박막 분리 기술은 앞에서 언급한 대로, 반도체 박막 분리 시 어떠한 재료 손실도 발생하지 않음으로 경제성 있는 웨이퍼링 기술로 발전할 가능성이 크다고 볼 수 있겠다. 이는, 반도체 기판의 제작 비용의 감소가 중요한 태양 전지 산업에 큰 이점으로 작용할 수 있다. 최근에는 하나의 결정질 실리콘 모기판에서 연속적인 균열 기반 박막 분리 기술을 수행하여, 여러 개의 Si 박막 생산 가능함을 보여 주었다 (Fig. 6 (d)). 박형 반도체 기판의 표면 거칠기는 박막 공정이 진행함에 따라 순차적으로 증가하여 세 번째로 제작된 Si 박막의 경우 312 nm에서 459 nm로 증가하였다. 하지만, 이러한 표면 거칠기는 기존의 다중 와이어 소잉 기법의 웨이퍼링 기술에 비하면 여전히 매우 낮은 값이다. 또한 위에서 언급한 바와 같이, 균열 기반 박막 분리 기술은 응력 발생층의 두께 및 기계적 특성 제어를 통해 박리되는 반도체 두께 제어가 가능하다. Fig. 7는 니켈 기반 응력 발생층 두께를 조절하여 박리되는 실리콘 박막의 두께를 4.6 - 38 μ m 로 제어된 모습을 보여 준다.²⁵⁾

Fig. 6. 균열 기반 박막 분리 기술로 제작된 (a) 실리콘 박막, (b) 사용된 실리콘 모기판 및 (c) 파괴된 표면의 SEM (scanning electron microscope) 이미지. (d) 연속적인 균열 기반 박막 분리 기술로 제작된 실리콘 박막.²⁴⁾

Fig. 7. 니켈 스트레스층 두께 제어를 통해 제작된 다양한 두께의 실리콘 박막의 SEM 이미지.⁽²⁵⁾

Indium phosphide (InP)는 직접형 밴드갭 (direct bandgap) 이며, 높은 전자 이동도 (electron mobility, $5400\text{cm}^2/\text{V}\cdot\text{s}$) 및 낮은 표면 재결합 속도 (surface recombination velocity, $10^4 - 10^5\text{ cm/s}$)을 가지므로 광전자 산업의 주요한 반도체 재료 중 하나라 할 수 있겠다.^(26,27) 최근에 균열 기반 박막 분리 기술을 InP 기판에 적용한 InP 박막 제조 기술이 보고되었다 (Fig. 8).⁽²⁸⁾ 균열 기반 박막 분리 기술을 zinc-blende 결정 구조를 가지는 InP 모기판에 적용할 경우, InP 모기판의 결정 방향에 따라 박리되는 InP 박막의 표면 구조가 크게 달라지는 것을 보여 주었다. Zinc-blende 결정 구조의 InP의 경우 반도체 결정 방향에 따라 G_c 값이 달라지며, (110) 면에서 가장 작은 G_c 값을 가지고 있기 때문에 균열 진전 방향이 주로 (110) 면에 국한된다. 따라서 (110) 방향의 InP 모기판에 균열 기반 박막 분리 기술이 적용 시 매우 매끄러운 표면을 가지는 InP 박막 제작이 가능하다. 이때 박리된 (110) InP 박막의 표면 거칠기는 $\sim 100\text{ pm}$ 으로, 산업에서 사용하고 있는 chemical-mechanical polishing (CMP)으로 연마되는 웨이퍼 표면 ($\sim 550\text{ pm}$)에 비해서 매우 낮은 값을 보여 준다. 반면에, (100) 방향의 InP 모기판에 균열 기반 박막 분리 기술을 적용 시 박리되는 (110) InP 박막 표면에 주기적인 삼각형 표면 구조가 형성되는 것을 볼 수가 있다. 또한, 응력 발생층 두께를 제어하여 주기적인 삼각형 표면 구조의 크기 제어가 가능함을 실험적으로 확인하였다. 이러한 기판 분리와 동시에 박리되는 박막의 표면 구조를 제어 가능한 장점은 균열 기반 박막 분리 기술만의 독특한 특성이라 할 수 있겠다.

Fig. 8. 균열 기반 박막 분리 기술로 제작된 InP 박막. (110) InP 모기판으로부터 박리된 InP 박막의 (a) 단면 및 (b) 표면의 SEM 이미지. (100) InP 모기판으로부터 박리된 InP 박막의 (c) 단면 및 (d) 표면의 SEM 이미지.⁽²⁸⁾

Gallium nitride (GaN)는 발광 소자 (light-emitting diode) 및 전력 전자 소자에서 널리 사용되는 광대역 밴드갭 (3.4 eV)을 가지는 반도체이다. GaN는 강한 이온 결합을 가지는 wurtzite 결정 구조로 되어 있어 산성 용액에서 강한 안정성을 가지므로, 광전기화학적 (photoelectrochemical) 물분해를 위한 photoelectrode 연구 분야에서 높은 관심을 보이고 있다. Bedell은 제어된 스포링 공정을 통해 [0001] 방향의 GaN 모기판으로부터 $\sim 20\text{ }\mu\text{m}$ 두께의 GaN 박막의 박리가 가능함을 보여 주었다.⁽²⁹⁾ 이때, 박리된 GaN 박막 표면에 수직 방향으로 수 마이크로미터 수준의 진폭 변화가 관찰된다. Wurtzite 결정 구조의 GaN의 경우 m-평면과 a-평면이 [0001] 평면보다 쉽게 파괴가 되기 때문에, 적절한 결정 방향을 가지는 GaN 모기판을 사용함으로써, 낮은 표면 거칠기의 GaN 박막을 제작할 수 있는 여지가 있을 것으로 보여진다.

3 결정질 박형 반도체 기반 태양광 에너지 전환 소자

3-1 태양 전지

태양광 산업에서 실리콘은 우수한 에너지 전환 효율과 적절한 비용으로 인해 가장 주목받는 재료이다. Saha 등은 균열 기반 박리 기술을 통하여 25 μm 두께의 이중 접합 실리콘 태양 전지 제작을 수행하였다.³⁰⁾ 균열 기반 박리 기술을 통해서 획기적으로 감소한 실리콘 광흡수층의 두께 감소에도 불구하고, 박리된 실리콘으로 제작된 최종 이중 접합 태양전지는 개방회로전압 (open circuit voltage, V_{oc}), 단락 회로 전류 밀도 (short circuit current density, J_{sc}), 광전 변환 효율이 각각 580 mV, 33.6 mA/cm², 14.9%를 달성하였다. 비록 박리된 실리콘 기반 태양 전지 공정이 최적화되지 않아 산업에서 제조되는 태양전지에 비해 효율이 상대적으로 낮지만, 높은 유연성이 있는 25 μm 두께의 실리콘 태양전지로 적당한 수준의 성능을 얻을 수 있는 가능성을 보여 주었다.

저 비용의 이중 접합 태양전지를 제작하는 또 다른 접근 방식으로는 2D 재료를 사용하는 방법이 있다. Ahn 등은 균열 기반 박리 기술을 통해 제작된 35 μm 두께의 실리콘에 graphene/ Al_2O_3 /Si 이중 접합을 통해 유연한 태양전지 제작에 성공하였다.³¹⁾ 이 외에도, 다양한 이중 접합을 위하여 MoO_x 와 같은 산화물 기반 전하선택층을 적용하여 유연하면서도 고효율의 유연 태양전지 개발이 가능할 것으로 기대된다.^{32,33)}

결정질 실리콘 재료의 경우 간접형 밴드갭 (indirect bandgap) 이므로, 태양광 가시광의 장파장 영역에서의 광 흡수율이 상대적으로 낮다. 따라서 실리콘 두께가 감소하면 장파장 영역에서의 충분한 광 흡수가 어려우며, 이는 광전류 및 광전 변환 효율 감소를 야기한다. 이러한 문제를 해결하기 위해서 나노스케일 역피라미드 구조와 같은 적절한 광포획 (light-trapping) 구조를 사용하여 광흡수 경로 길이를 확장시켜, 장파장 영역에서의 광흡수율을 향상할 수 있다.³⁴⁾ 또한 두께가 감소한 실리콘 기반 태양전지에 우수한 표면 패시베이션 (surface passivation) 을 통해 개방 회로 전압을 향상할 수 있는

여지가 있다.³⁵⁾

III-V 화합물 반도체는 Si와는 다르게 직접형 밴드갭 (direct bandgap)을 가지고 있어 가시광 영역의 장파장에서도 높은 광 흡수율 특성을 보여 주고 있다. 특히 metal organic chemical vapor deposition (MOCVD)와 molecular beam epitaxy (MBE) 같은 에피택시 성장 (epitaxy growth) 공정을 통해 제작되는 III-V 화합물 반도체 기반 다중 접합 태양전지는 다른 물질의 태양전지에 비해 매우 높은 광전 변환 효율을 나타내고 있다. 그러나 III-V 화합물 반도체 기반 태양 전지의 경우, 제작 비용의 80% 이상이 III-V 태양전지의 성장을 위한 GaAs 기판이 차지한다. 따라서, GaAs 성장 기판의 비용 감소가 III-V 화합물 기반 태양전지의 주요 전략이라 할 수 있겠다. GaAs 성장 기판 위에 원하는 다중 접합 태양전지를 구현한 후 균열 기반 박막 박리 기술을 이용하여 태양전지 박막을 GaAs 성장 기판으로부터 분리하여 사용할 수 있다. 이때, 사용된 고비용의 GaAs 성장 기판은 CMP 과 같은 후처리 공정 이후 재사용이 가능하며, 이로 인해 고효율의 III-V 화합물 기반 태양전지 비용을 획기적으로 낮출 수 있을 것이라 기대할 수 있으며, 기존 방식의 제조 비용에 비해 약 1/10로 크게 감소할 수 있을 것으로 분석된다.³⁶⁾

Sweet는 균열 기반 박리 기술을 통하여서 (100) 결정 방향의 GaAs 기판에서 에피택시 성장법을 이용하여 제작된 단일 접합 GaAs 태양전지 박막 박리를 수행하였다.³⁷⁾ 제조 비용을 획기적으로 낮출 수 있는 균열 기반 박막 분리 기술이 사용된 태양전지는 18.4%의 광전 변환 효율을 보여 주었으며, 이는 기존의 고비용의 GaAs 태양전지와 비교하여 동일한 성능임을 보여 주었다. 그러나, (100) 방향의 GaAs 박막 분리 시 발생하는 주기적 삼각형 구조는 추가적인 GaAs 태양전지 성장 및 박리를 허용하기 위해서는 제거되어야 하며, 이때 발생하는 재료 손실을 최소화하기 위한 연구에 대한 진행이 필요하다.

이 문제는 III-V 화합물 반도체 태양전지를 Ge 기판 위에 형성하고 균열 진전을 Ge 기판에 수행하여 해결할 수 있을 것으로 기대된다. Ge의 경우 GaAs와 InP

Fig. 9. 균열 기반 박막 분리 기술로 제작된 유연한 InGaP/(In)GaAs 텐덤 구조 태양전지³⁸⁾

기판과는 다르게 균열 기반 박막 기술이 적용될 시, 파괴 단면이 매우 매끄러운 특성이 있다. Shahrjerdi는 에피택시 성장 기술 및 박막 분리 기술을 이용하여 Ge 기판으로부터 InGaP/(In)GaAs 텐덤 구조 태양전지 박막 분리 기술을 보고하였다 (Fig. 9).³⁸⁾ 투과 전자 현미경 (transmission electron microscopy, TEM)을 이용하여 박리된 InGaP/(In)GaAs 텐덤 구조 태양전지의 관찰 시 두드러지는 결정 결함을 보여 주지 않았다. 최종적으로 균열 기반 박막 기술로 제작된 InGaP/(In)GaAs 텐덤구조 태양전지는 가볍고, 유연성 가지면서도 28.1%의 높은 광전 변환 효율을 보여 주었다. 이러한 InGaP/(In)GaAs 이중 접합 태양전지는 특히 가벼우면서도 높은 광전 변환 효율을 가지므로, 항공 우주 분야에서 유용하게 사용될 수 있다.

3-2 광전기화학 전지

광전기화학적 (photoelectrochemical, PEC) 물 분해 기술은 태양광을 사용하여 물(H₂O)을 수소(H₂)와 산소(O₂)로 분해하여 이산화탄소를 발생하지 않는 환경친화적 에너지 연료를 생산할 수 있다. 태양광 흡수체로는 Si, III-V, III-N과 같은 다양한 결정질 반도체 재료에

대한 연구가 진행되었으며, 해당 재료는 높은 수소 생산 성능이 보고되고 있다. 태양전지 산업과 마찬가지로, 광전기화학 전지 또한 광흡수층으로 사용되는 반도체 기판의 비용 감소가 해당 산업 발전을 위한 중요한 요소이다. 따라서 앞에서 논의한 바와 같이 웨이퍼링 공정에서 재료 손실 없이 얇은 단결정 반도체 기판 제작 및 이를 이용한 저비용 광전기화학 전지 개발이 필요하다.

오지훈 교수 연구팀은 결정질 실리콘 기판에 균열 기반 박막 분리 기술 적용한 박형 광전기화학 전지 개발에 성공하였다.²⁴⁾ 본 연구팀은 실리콘 두께가 감소할수록 광전기화학 전지의 성능이 감소하는 것을 확인하였지만, 후면 np⁺ junction을 통해 얇은 두께 (~16 μm)의 실리콘 기반 광전기화학 전지도 우수한 수소 생산 성능을 발휘할 수 있음을 보여 주었다 (Fig. 10).

비록 실리콘 기반 광전기화학 전지의 경우 실리콘이 간접형 밴드갭에 의해 가시광의 장파장 영역에서의 광흡수 감소로 인해 광전류 감소가 발생하지만, GaAs와 InP와 같은 직접형 밴드갭 (direct bandgap)은 수 마이크로 두께 조건에서도 장파장 영역에서 높은 광흡수율을 보여 준다. 따라서, GaAs 기반 광전기화학 전지의 경우, GaAs 기판의 두께가 감소하더라도 수소 발생 성

Fig. 10. 균열 기반 박막 분리 기술로 제작된 유연한 Si 박막 기반 광전기화학 전지의 (a) 성능 및 (b) 소자 구조 모식도²⁴⁾

능은 큰 변화가 없을 것으로 예상된다. (100) 결정 방향의 zinc-blende GaAs 모기판에 균열 기반 박막 분리 기술을 적용하게 되면 박리되는 GaAs 박막에 주기적인 삼각형 표면 구조가 형성된다. 이렇게 형성된 GaAs 박막의 주기적인 표면 구조는 광학적 반사 감소를 통해 광전류를 향상할 수 있으며, 표면적 증가를 통해 수소 생산의 과전압 (overpotential)을 감소시킬 수 있는 장점이 있다. Fig. 11은 균열 진전 박막 분리를 통해 제작된 20 μm 미만 두께의 p-type GaAs 박막을 보여 주며, 이는 기존의 350 μm 두께의 p-type GaAs 광전기화학 전지의 성능과 유사함을 보여 준다.²⁴⁾

4. 결론

저비용 태양 에너지 변환 시스템을 제작하기 위해서는 광흡수체로 사용되는 결정질 반도체 기판 가격의 감소가 주요한 접근 방법의 하나로 여겨지고 있다. 이로 인해 많은 연구자가 저비용 결정질 반도체 기판 제작 연구를 지속해서 진행할 것으로 기대된다. 본지에서는 저렴한 결정질 반도체 기판을 제작할 수 있는 방법으로, 얇은 반도체 기판은 재료 손실 없이 제작 가능한 균열 기반 박막 분리 기술에 대하여 소개하였다.

Fig. 11. 균열 기반 박막 분리 기술로 제작된 GaAs 박막 기반 광전기화학 전지. (a) (100) GaAs 모기판으로부터 분리된 GaAs 박막. GaAs 박막에 형성된 삼각형 표면 구조 (b) SEM 이미지 및 (c) 광학적 반사도. (d) p-type GaAs 박막 기반 광전기화학 전지의 성능²⁴⁾

균열 기반 박리 기술은 반도체 모기판에 응력 발생층을 형성하고, 반도체 모기판에 균열 발생 및 이를 원하는 위치로 진전시켜 결정질 반도체 박막을 모기판으로부터 쉽게 분리할 수 있는 기술이다. 이러한 균열 기반 박막 분리 기술은 다른 박막 분리 기술에 비하여 복잡한 공정 및 고비용 장비가 필요하지 않으면서도 대면적 박막 분리가 가능한 기술로, 경제성 있는 차세대 웨이퍼링 기술로 발전될 것으로 기대된다.

비록 산업화를 위해 해결해야 할 난제가 남아 있지만, 균열 기반 박막 분리 기술은 대면적 크기 제조 및 연속적 박리 등을 보고하면서 짧은 연구 개발 역사에도 불구하고 높은 수준의 결과물 등이 보고되고 있다. 그뿐만 아니라, 균열 기반 박리 기술은 유연하면서도 가벼운 반도체 소자 제작에 용이한 측면이 있다. 따라서 균열 기반 박리 기술의 혁신 및 지속적인 연구 개발을 통해 반도체 기판이 사용되는 다양한 태양광 에너지 및 전자 산업에 막대한 영향을 끼칠 수 있을 것으로 기대해 본다.

Acknowledgements

This research was supported by the Technology Development Program to Solve Climate Changes of the National Research Foundation (NRF) funded by the Ministry of Science, ICT & Future Planning(NRF-2017M1A2A2087325) and the framework of the Research and Development Program of the Korea Institute of Energy Research (B7-2426).

REFERENCES

1. D. M. Powell, M. T. Winkler, H. Choi, C. B. Simmons, D. B. Needleman and T. Buonassisi, "Crystalline Silicon Photovoltaics: A Cost Analysis Framework for Determining Technology Pathways to Reach Baseload Electricity Costs," *Energy Environ. Sci.* **5** [3] 5874-5883 (2012)..
2. H. J. Möller, "Basic Mechanisms and Models of Multi-Wire Sawing," *Adv. Eng. Mater.* **6** [7] 501-513 (2004).
3. J. Beesley and U. Schönholzer, "Slicing 80 Micrometer Wafers-Process Parameters in the Lower Dimensions," *Proc. of the 22nd European PVSEC*. Milan, Italy 956-962 (2007).
4. M. F. Ashby, H. Shercliff and D. Cebon, *Materials: Engineering, Science, Processing and Design*; Elsevier, Cambridge, 2018.
5. J. W. Hutchinson and Z. Suo, "Mixed Mode Cracking in Layered Materials," *Adv. Appl. Mech.* **29** 63-191 (1991).
6. Z. Suo, "Fracture in Thin Films"; pp. 3290-3296 in *Encyclopedia of Materials: Science and Technology*, Elsevier, Amsterdam, 2001.
7. A. Evans, M. Drory and M. Hu, "The Cracking and Decohesion of Thin Films," *J. Mater. Res.* **3** [5] 1043-1049 (1987).
8. Z. Suo and J. W. Hutchinson, "Steady-State Cracking in Brittle Substrates Beneath Adherent Films," *Int. J. Solids Struct.* **25** [11] 1337-1353 (1989).
9. C. H. Lee, D. R. Kim and X. Zheng, "Transfer Printing Methods for Flexible Thin Film Solar Cells: Basic Concepts and Working Principles," *ACS Nano* **8** [9] 8746-8756 (2014).
10. I. Gordon, F. Dross, V. Depauw, A. Masolin, Y. Qiu, J. Vaes, D. Van Gestel and J. Poortmans, "Three Novel Ways of Making Thin-Film Crystalline-Silicon Layers on Glass for Solar Cell Applications," *Sol. Energy Mater. Sol. Cells* **95** S2-S7 (2011).
11. J. A. Thornton and D. Hoffman, "Stress-Related Effects in Thin Films," *Thin Solid Films* **171** [1] 5-31 (1989).
12. Y. H. Lee, "Fabrication and Characterization of Ultra-Thin Semiconductors for Solar Energy Conversion Devices Using Spalling Process," Ph.D. Thesis, Korea Advanced Institute of Science and Technology (KAIST), Daejeon, 2018.
13. A. Hohenwarter and R. Pippin, "Fracture Toughness Evaluation of Ultrafine-Grained Nickel," *Scr. Mater.* **64** [10] 982-985 (2011).
14. S. W. Bedell, K. Fogel, P. Lauro, D. Shahrjerdi, J. A. Ott and D. Sadana, "Layer Transfer by Controlled Spalling," *J. Phys. D: Appl. Phys.* **46** [15] 152002 (2013).

15. G. Abadias, E. Chason, J. Keckes, M. Sebastiani, G. B. Thompson, E. Barthel, G. L. Doll, C. E. Murray, C. H. Stoessel and L. Martinu, "Stress in Thin Films and Coatings: Current Status, Challenges, and Prospects," *J. Vac. Sci. Technol. A* **36** [2] 020801 (2018).
16. J. Luo, M. Pritschow, A. Flewitt, S. Spearing, N. Fleck and W. Milne, "Effects of Process Conditions on Properties of Electroplated Ni Thin Films for Microsystem Applications," *J. Electrochem. Soc.* **153** [10] D155 (2006).
17. C.-H. Du, C.-H. Chen, T.-Y. Wang, J.-C. Hsiao, C.-M. Yeh, C.-H. Chen, J. A. Yeh and P. Yu, "Fabricating 43- μm -Thick and 12% Efficient Heterojunction Silicon Solar Cells by Using Kerfless Si (111) Substrates," *ECS J. Solid State Sci. Technol.* **4** [8] P319 (2015).
18. A. Masolin, P.-O. Bouchard, R. Martini and M. Bernacki, "Thermo-Mechanical and Fracture Properties in Single-Crystal Silicon," *J. Mater. Sci.* **48** [3] 979-988 (2013).
19. R. Martini, M. Gonzalez, F. Dross, A. Masolin, J. Vaes, D. Frederickx and J. Poortmans, "Epoxy-Induced Spalling of Silicon," *Energy Procedia* **27** 567-572 (2012).
20. B. D. Dunn, *Materials and Processes: for Spacecraft and High Reliability Applications*; Springer; Switzerland, 2016.
21. J. Jeon, S. Yu, C. Yang, S. Jin, J. Roh, J. Jung and B. Yoo, "Effect of the Laser-Scribing on Spalling of a Single Crystalline Si Using Electrodeposition Assisted Stripping (EAS) Process," *J. Nanosci. Nanotechnol.* **16** [10] 10670-10674 (2016).
22. S. W. Bedell, D. Shahrjerdi, B. Hekmatshoar, K. Fogel, P. A. Lauro, J. A. Ott, N. Sosa and D. Sadana, "Kerf-Less Removal of Si, Ge, and III-V Layers by Controlled Spalling to Enable Low-Cost PV Technologies," *IEEE J. Photovolt.* **2** [2] 141-147 (2012).
23. A. Alharbi, B. Nasri, T. Wu and D. Shahrjerdi, "Advanced Integrated Sensor and Layer Transfer Technologies for Wearable Bioelectronics," *IEEE International Electron Devices Meeting (IEDM)*, pp 6.5. 1-6.5. 4 (2016)
24. Y. H. Lee, J. Kim and J. Oh, "Wafer-Scale Ultrathin, Single-Crystal Si and GaAs Photocathodes for Photoelectrochemical Hydrogen Production," *ACS Appl. Mater. Interfaces* **10** [39] 33230-33237 (2018).
25. Y. H. Lee, Y.-J. Kim, S. M. J. Han, H.-e. Song and J. Oh, "Sub-5 μm -Thick Spalled Single Crystal Si Foils by Decoupling Crack Initiation and Propagation," *Appl. Phys. Lett.* **109** [13] 132101 (2016).
26. T. Yao, X. An, H. Han, J. Q. Chen and C. Li, "Photoelectrocatalytic Materials for Solar Water Splitting," *Adv. Energy Mater.* **8** [21] 1800210 (2018).
27. C. Hoffman, K. Jarašiūnas, H. Gerritsen and A. Nurmikko, "Measurement of Surface Recombination Velocity in Semiconductors by Diffraction from Picosecond Transient Free-Carrier Gratings," *Appl. Phys. Lett.* **33** [6] 536-539 (1978).
28. Y. Lee, I. Yang, H. H. Tan, C. Jagadish and S. K. Karuturi, "Monocrystalline InP Thin Films with Tunable Surface Morphology and Energy Band gap," *ACS Appl. Mater. Interfaces* **12** [32] 36380-36388 (2020).
29. S. Bedell, P. Lauro, J. Ott, K. Fogel and D. Sadana, "Layer Transfer of Bulk Gallium Nitride by Controlled Spalling," *J. Appl. Phys.* **122** [2] 025103 (2017).
30. S. Saha, M. M. Hilali, E. U. Onyegam, D. Sarkar, D. Jawarani, R. A. Rao, L. Mathew, R. S. Smith, D. Xu and U. K. Das, "Single Heterojunction Solar Cells on Exfoliated Flexible ~25 μm Thick Mono-Crystalline Silicon Substrates," *Appl. Phys. Lett.* **102** [16] 163904 (2013).
31. J. Ahn, H. Chou and S. K. Banerjee, "Graphene-Al₂O₃-Silicon Heterojunction Solar Cells on Flexible Silicon Substrates," *J. Appl. Phys.* **121** [16] 163105 (2017).
32. C. Battaglia, X. Yin, M. Zheng, I. D. Sharp, T. Chen, S. McDonnell, A. Azcatl, C. Carraro, B. Ma and R. Maboudian, "Hole Selective MoO_x Contact for Silicon Solar Cells," *Nano Lett.* **14** [2] 967-971 (2014).
33. Y. H. Lee, H.-e. Song, K.-H. Kim and J. Oh, "Investigation of Surface Reactions in Metal Oxide on Si for Efficient Heterojunction Si Solar Cells," *APL Mater.* **7** [7] 071106 (2019).
34. M. S. Branham, W. C. Hsu, S. Yerci, J. Loomis, S. V. Boriskina, B. R. Hoard, S. E. Han and G. Chen, "15.7% Efficient 10- μm -Thick Crystalline Silicon Solar Cells Using Periodic Nanostructures," *Adv. Mater.* **27** [13] 2182-2188 (2015).

35. S. Jeong, M. D. McGehee and Y. Cui, "All-Back-Contact Ultra-Thin Silicon Nanocone Solar Cells with 13.7% Power Conversion Efficiency," *Nat. Commun.* **4** [1] 1-7 (2013).
36. J. S. Ward, T. Remo, K. Horowitz, M. Woodhouse, B. Sopori, K. VanSant and P. Basore, "Techno-Economic Analysis of Three Different Substrate Removal and Reuse Strategies for III-V Solar Cells," *Prog. Photovolt.* **24** [9] 1284-1292 (2016).
37. C. A. Sweet, K. L. Schulte, J. D. Simon, M. A.

Steiner, N. Jain, D. L. Young, A. J. Ptak and C. E. Packard, "Controlled Exfoliation of (100) GaAs-Based Devices by Spalling Fracture," *Appl. Phys. Lett.* **108** [1] 011906 (2016).

38. D. Shahrjerdi, S. W. Bedell, C. Bayram, C. C. Lubguban, K. Fogel, P. Lauro, J. A. Ott, M. Hopstaken, M. Gayness and D. Sadana, "Ultralight High-Efficiency Flexible InGaP/(In)GaAs Tandem Solar Cells on Plastic," *Adv. Energy Mater.* **3** [5] 566-571 (2013).

●● 김수민

- 2015년 고려대학교 신소재공학과 박사
- 2015년 고려대학교 신소재공학과 연구교수
- 현재 구미전자정보기술원 선임연구원

●● 김준희

- 2015년 고려대학교 신소재공학과 박사
- 2016년 LG전자 태양광사업부 선임연구원
- 현재 구미전자정보기술원 선임연구원

●● 송희은

- 2009년 Washington University 화학과 박사
- 2010년 Yale University 박사후연구원
- 현재 한국에너지기술연구원 책임연구원

●● 이용환

- 2018년 한국과학기술원 신소재공학과 박사
- 2018년 한국과학기술원 박사후연구원
- 2019년 The Australian National University 박사후연구원
- 현재 구미전자정보기술원 선임연구원

●● 오지훈

- 2010년 Massachusetts Institute of Technology 재료공학과 박사
- 2013년 National Renewable Energy Laboratory 박사후연구원
- 현재 한국과학기술원 신소재공학과 부교수